

Nom & Prénom : .....

Classe : ..... G: ..... N°: .....

Note:

20

## B- PARTIE GENIE ELECTRIQUE :

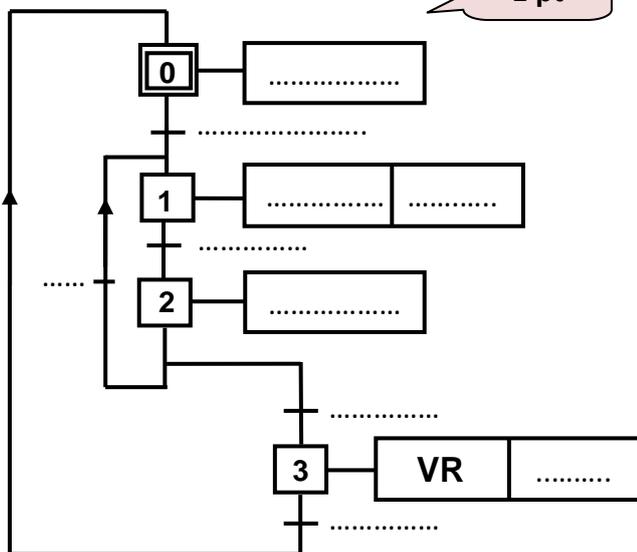
### I. Etude de la commande du moteur Mt:(7.5 points)

En se référant au dossier technique page (3/6) :

1. Déterminer le GRAFCET PC puis traduire en GRAFCET codé automate AEG.

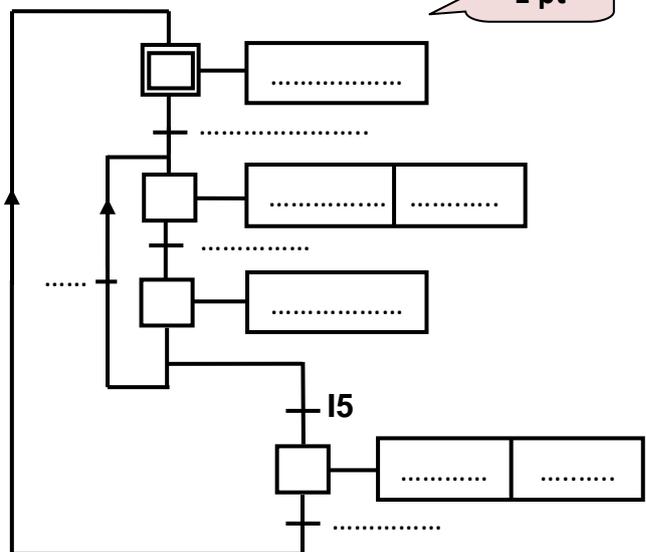
#### GRAFCET PC

1 pt



#### GRAFCET codé AEG

1 pt



2. Traduire le GRAFCET codé automate en un programme écrit en liste d'instructions (IL) relatives à l'automate AEG\_020.

Cir	Instructions	Cir	Instructions	Cir	Instructions	Cir	Instructions
1	1 : AM 128		.....		.....		.....
	2 : .....		.....		.....		.....
	3 : AM 128		.....		25 : .....		.....
	4 : RLM 128		.....		.....		.....
3	5 : .....		.....		.....		.....
	6 : .....		.....		.....		.....
	7 : .....		.....		29 : SLM 10		.....
	8 : .....		.....		.....		41: = Q5
	9 : AM 30		.....		.....	16	.....
	.....		21 : RLM 30	12	32 : AM 40		.....
	.....		.....		.....		.....

4.5 pt

3. Donner le programme relatif au GRAFCET codé API en langage LD (M20 et M40).

**Activation étapes**

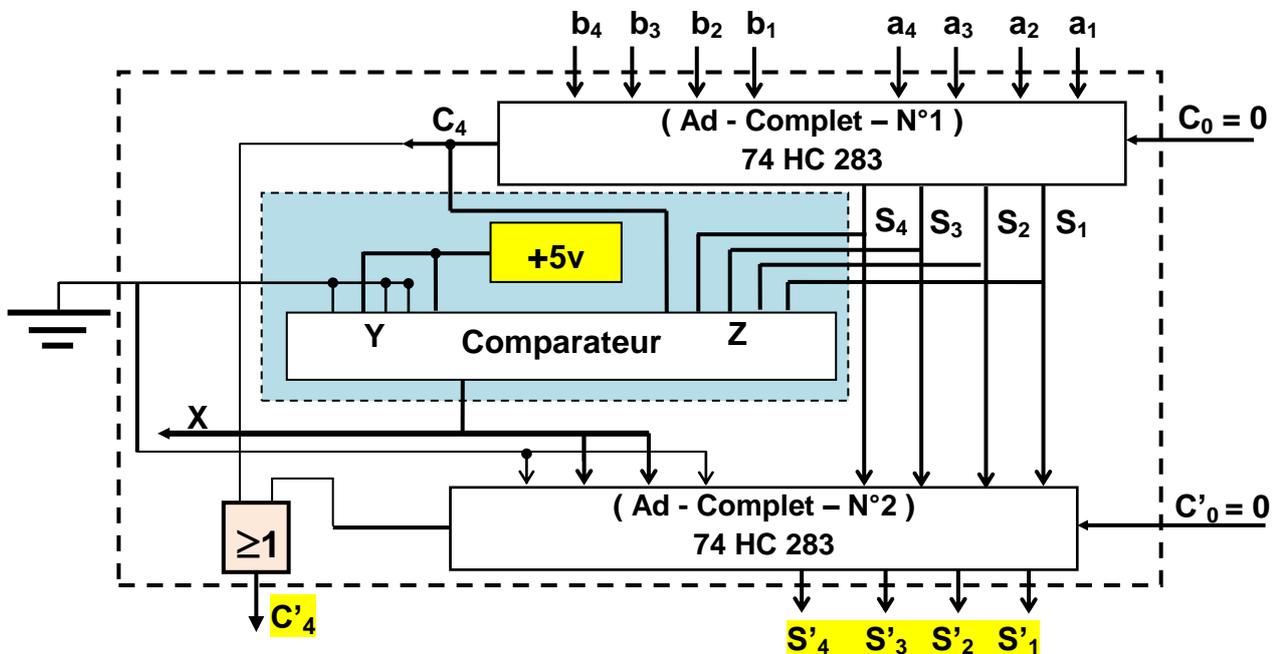
**Désactivation étapes**

**Sorties**

1 pt

## II. Etude et réalisation d'un additionneur BCD:(6.5 points)

Soit le montage représenté par le schéma ci-après, on applique à l'entrée du circuit les nombres BCD  $[A]=[a_4a_3a_2a_1]$  et  $[B]=[b_4b_3b_2b_1]$  et on relève à la sortie le nombre  $[S']=[S'_4S'_3S'_2S'_1]$ . Dans cette solution, le circuit de détection d'erreur est représenté par un comparateur de deux nombres Y et Z de cinq bits.



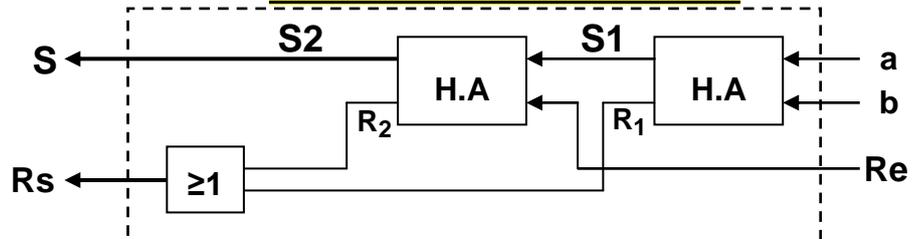
1. On prend le circuit additionneur binaire 74HC283, ce dernier capable d'exécuter l'addition en binaire des deux nombres A et B à 4 bits.

0.75 pt

a. Compléter la table de vérité correspondante à un additionneur élémentaire à 1 bit.

a	b	S1	R1
0	0	....	....
0	1	....	....
1	0	....	....
1	1	....	....

**H.A : Half Adder : demi-additionneur.**



b. Tirer les équations de S1 et R1 en fonction de a et b.

0.5 pt

c. Déduire l'équation de S2 et R2 en fonction de a, b et Re.

0.5 pt

d. Exprimer alors S et Rs en fonction de a, b et Re.

0.75 pt

2. Pourquoi Y est maintenu à  $(9)_{10}$  ?

0.5 pt

3. Expliquer le principe de fonctionnement de ce comparateur :

0.5 pt

4. Déduire le rôle du circuit de détection d'erreur et l'additionneur N°2 ?

0.5 pt

5. Donner une autre solution de circuit de détection d'erreur :

0.5 pt

6. Quelles sont toutes les valeurs de [S'] en fonction de [S] et X ?

0.5 pt

7. Déterminer  $[S]_{\max}$  et  $[S']_{\max}$ :

0.5 pt

8. On vient d'introduire aux entrées les deux nombres  $[A]=(9)_{10}$  et  $[B]=(7)_{10}$ .

• Déterminer les entrées et les sorties correspondes du circuit précédent :

❖  $[A] = [ \dots ]$  ;  $[B] = [ \dots ]$  ;  $[S] = [ \dots ]$  et  $C_4 = \dots$

❖  $[Y] = [ \dots ]$  ;  $[Z] = [ \dots ]$  et  $X = \dots$

❖  $[S'] = [ \dots ]$  et  $C'_4 = \dots$

1 pt

### III. Etude de l'unité de comptage:(6 points)

En se référant au dossier technique page (4/6):

1. Mettre une croix dans la case correspondante :

1 pt

❖ Le circuit intégré 4510 est un circuit :

Binaire	<input type="checkbox"/>	BCD	<input type="checkbox"/>	hexadécimal	<input type="checkbox"/>
Compteur seul	<input type="checkbox"/>	Décompteur seul	<input type="checkbox"/>	Compteur/décompteur	<input type="checkbox"/>

❖ L'entrée CI est une entrée de :

Blocage	<input type="checkbox"/>	Chargement	<input type="checkbox"/>	Forçage à zéro	<input type="checkbox"/>
---------	--------------------------	------------	--------------------------	----------------	--------------------------

❖ L'entrée de chargement PL :

Activée à niveau bas (0 Logique)	<input type="checkbox"/>	Activée à niveau haut (1 Logique)	<input type="checkbox"/>
Dépend du signal d'horloge	<input type="checkbox"/>	Ne dépend pas du signal d'horloge	<input type="checkbox"/>
chargement synchrone	<input type="checkbox"/>	chargement asynchrone	<input type="checkbox"/>

❖ L'entrée MR :

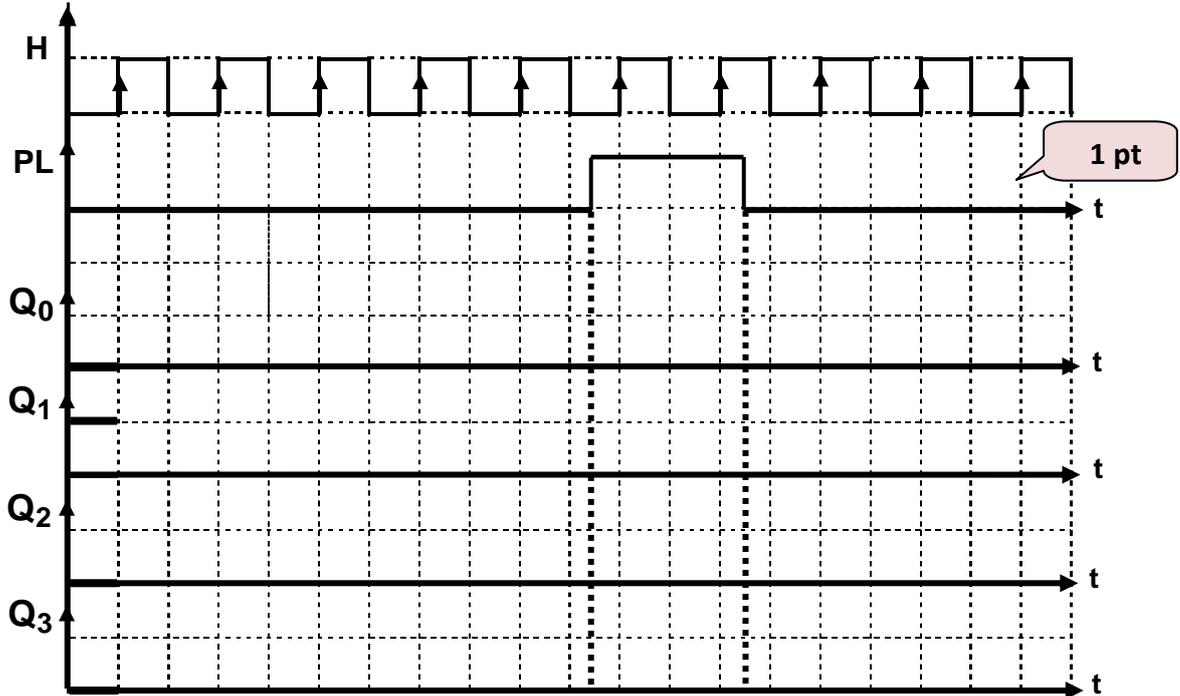
Activée à niveau bas (0 Logique)	<input type="checkbox"/>	Activée à niveau haut (1 Logique)	<input type="checkbox"/>
Dépend du signal d'horloge	<input type="checkbox"/>	Ne dépend pas du signal d'horloge	<input type="checkbox"/>
Remise à 0 synchrone	<input type="checkbox"/>	Remise à 0 asynchrone	<input type="checkbox"/>

2. Compléter attentivement le tableau suivant :

0.5 pt

Mot binaire ( $P_3 P_2 P_1 P_0$ )	Etats des entrées	Mot binaire ( $Q_3 Q_2 Q_1 Q_0$ )	Mot décimal
0 1 0 1	MR=1 et PL=0	.....	.....
	MR=0 et PL=1	.....	.....

3. Compléter le chronogramme ci-dessous en mode décompteur pour des entrées de chargement parallèle  $P_3P_2P_1P_0=0100$  et lorsque initialement  $Q_3Q_2Q_1Q_0=0010$ .



4. Le lot de 30 biscuits formés est éjecté dans le four à une température élevée pour cuire les biscuits. En utilisant le circuit intégré 4510 pour réaliser le comptage de ces lots (compteur modulo 30). On note la possibilité de remettre le compteur manuellement à 0.

a. Déterminer les nombres des bascules et des circuits intégrés à utiliser: 1 pt

.....

b. Déterminer l'équation de  $RAZ_{aut}$  : 0.5 pt

c. Déduire l'équation de RAZ : 0.25 pt

d. Compléter le schéma de câblage suivant en utilisant l'entrée MR pour la RAZ, et préciser le circuit unité CU et le circuit dizaine CD.

2.25 pt

